

ANALISA HARMONISA TEGANGAN DAN HARMONISA ARUS PADA SISTEM ELEKTRIKAL GEDUNG TEKNIK PWK DAN TEKNIK ARSITEKTUR UNIVERSITAS DIPONEGORO

Ayun Brilian Sharizky Putri^{1*)}, Karnoto, dan Ajub Ajulian Zahra

Departemen Teknik Elektro, Fakultas Teknik, Universitas Diponegoro
Jl. Prof. Sudharto, SH, Kampus UNDIP Tembalang, Semarang 50275, Indonesia

^{*)E-mail: ayunbriliansf@gmail.com}

Abstrak

Gedung Teknik PWK dan Teknik Arsitektur Universitas Diponegoro merupakan gedung perkuliahan yang mana di dalamnya terdapat beban non linier yang merupakan sumber utama harmonisa pada sistem kelistrikan berupa peralatan elektronik seperti komputer, AC, dan lighting. Berdasarkan IEEE Std. 519-2014, batas nilai THDv untuk tegangan di bawah 1 kV adalah 8%, dan batas nilai THDi disesuaikan dengan nilai ISC/IL. penulis melakukan kajian studi analisis harmonisa menggunakan pemodelan Single Line Diagram dengan software ETAP 12.6. Simulasi kondisi eksisting menunjukkan bus masing-masing SMDP memiliki nilai THDv dan THDi yang sudah sesuai dengan standar. Kemudian penulis melakukan simulasi harmonisa kembali setelah dilakukan redesain sistem penerangan dan sistem instalasi listrik, didapatkan nilai THDv tereduksi $\pm 59,73\%$ dan THDi tereduksi $\pm 56,53\%$ dari nilai eksistingnya. Dengan nilai THD yang menurun, sistem kelistrikan mengalami peningkatan kualitas daya, tegangan, dan efisiensi. Faktor daya bus trafo dapat mencapai 95,1%, arus menurun ± 12 A, tegangan stabil 102-103%, daya reaktif turun hingga 109 kVAR, serta untuk daya aktif dan daya semu cenderung konstan.

Kata Kunci: harmonisa, ETAP 12.6, IEEE Std. 519-2014, kualitas daya.

Abstract

The PWK Engineering and Architectural Engineering of Diponegoro University building which there is non-linear loads which is the main source of harmonics in the electrical system in the form of electronic equipment such as computer, AC, and lighting. Based on IEEE Std. 519-2014 the THDv value limit for voltage below 1 kV is 8%, and the THDi value limit is adjusted according to the ISC/IL value. The author conducted analysis study by modeling the Single Line Diagram with ETAP 12.6 software. The simulation of the existing conditions shows that each SMDP bus has THDv and THDi values that are in accordance with standard. Then the author simulated the harmonics again after redesigning the lighting system and electrical installation system, THDv value was reduced $\pm 59.73\%$ and THDi was reduced $\pm 56.53\%$ from the existing value. With the decreased THD, the value of power factor, voltage quality, and system efficiency will get higher. The bus transformer's power factor is capable of reaching 95.1%, its current can decrease up to ± 12 A, the voltage stable in 102-103%, and the reactive power is reduced by 109 kVAR while the active power and apparent power are constant.

Keywords: harmonics, ETAP 12.6, IEEE Std. 519-2014, power quality

1. Pendahuluan

Universitas Diponegoro secara resmi dibuka Pada tahun 1962 dibuka Program Studi Teknik Arsitektur dengan Ketua Program Studi pertama Prof. Ir. Sidharta yang kemudian terakreditasi A melalui SK BAN-PT No. 028/BAN-PT/Ak-X/S1/XI/2007 pada tanggal 26 November 2007. Sementara Program Studi Teknik Perencanaan Wilayah dan Kota dibuka pada tahun 1992 dengan Ketua Program Studi pertama adalah Prof. Dr. Ir. Soegiono Soetomo, DEA dan terakreditasi A melalui SK BAN-PT No. 033/BAN-PT/Ak-X/S1/I/2008 pada tanggal 18 Januari 2008.

Pada tanggal 9 Januari 1957 dengan nama awalnya adalah Universitas Semarang dan dipimpin oleh Presiden Universitas yang pertama yaitu Mr. Imam Barjo. Pada tanggal 20 Oktober 1958 didirikan Akademi Teknik yang kemudian berganti nama menjadi Fakultas Teknik pada tanggal 15 Oktober 1960 dengan Dekan pertama yaitu Prof. Ir. Soemarman.

Pada tahun 1962 dibuka Program Studi Teknik Arsitektur dengan Ketua Program Studi pertama Prof. Ir. Sidharta yang kemudian terakreditasi A melalui SK BAN-PT No. 028/BAN-PT/Ak-X/S1/XI/2007 pada tanggal 26 November 2007. Sementara Program Studi Teknik Perencanaan Wilayah dan Kota dibuka pada tahun 1992

dengan Ketua Program Studi pertama adalah Prof. Dr. Ir. Soegiono Soetomo, DEA dan terakreditasi A melalui SK BAN-PT No. 033/BAN-PT/Ak-X/S1/I/2008 pada tanggal 18 Januari 2008.

Sistem kelistrikan tidak dapat dipisahkan dari keberadaan suatu bangunan baik universitas, perkantoran, industri, rumah sakit, gelanggang olahraga, dan lain-lain. Penyediaan tenaga listrik yang stabil dan kontinu merupakan syarat mutlak yang harus dipenuhi dalam memenuhi kebutuhan tenaga listrik. Namun penggunaan beban non linier dapat menimbulkan harmonisa pada sistem distribusi tenaga listrik, karena sumber utama dari gangguan harmonisa adalah beban non linier[1]. Dengan impedansinya yang tidak konstan maka arus listrik yang dihasilkan tidak berbanding lurus dengan keadaan yang diberikan, sehingga beban non linier tidak mematuhi Hukum Ohm[2]. Arus listrik yang dihasilkan oleh beban non linier tidak sama dengan bentuk gelombang sinus sehingga terjadi cacat (distortion)[3].

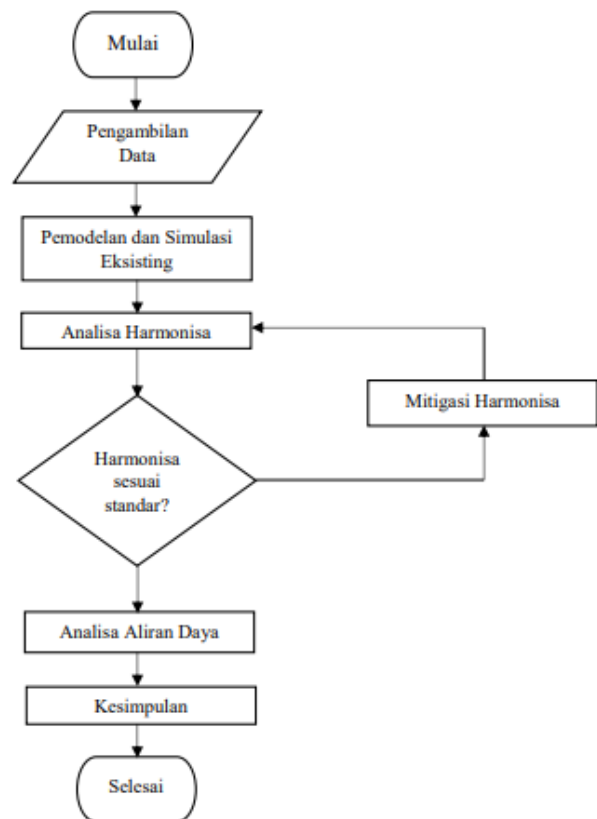
Dampak harmonisa apabila dibiarkan akan menimbulkan masalah baik kerugian secara teknis maupun finansial bagi lembaga. Peralatan listrik menjadi lebih cepat panas sehingga dapat terjadi kegagalan isolasi yang berujung pada kerusakan atau makin pendek umur dari peralatan[4].

Untuk mengetahui baik atau buruknya kualitas daya listrik suatu gedung salah satunya dengan melakukan analisa mengenai harmonisa tegangan dan harmonisa arus yang ada pada Gedung Teknik PWK dan Teknik Arsitektur Universitas Diponegoro. Analisa dilakukan dengan pengukuran menggunakan Power Quality Analyzer AEMC Model 3945-B dengan memperhatikan data-data seperti THD tegangan, THD arus, data tambahan lainnya. Analisa juga dilakukan dengan pemodelan Single Line Diagram dengan software bantu ETAP 12.6 yang kemudian dibandingkan dengan standar IEEE 519-2014[5].

2. Metode

2.1. Langkah Penelitian

Tugas akhir ini dilaksanakan dalam beberapa tahap penelitian. Diagram alir penelitian ditunjukkan pada Gambar 1.



Gambar 1. Diagram alir penelitian.

2.2. Pengumpulan Data

Pada tahap ini dilakukan pengumpulan data yaitu pengumpulan data secara langsung beban-beban yang ada pada gedung seperti *lighting* dan peralatan *office* sehingga bisa didapatkan gambar denah Gedung Teknik Arsitektur dan Teknik Perancangan Wilayah dan Kota Universitas Diponegoro dan *single line diagram* yang dimodelkan ke dalam *software* ETAP 12.6. Kelistrikan Gedung Teknik Arsitektur dan Teknik Perancangan Wilayah dan Kota Universitas Diponegoro di suplai trafo dengan kapasitas 400 kVA. Kemudian juga dilakukan pengukuran mengenai nilai harmonisa tegangan dan harmonisa arus pada panel utama gedung menggunakan alat *Power Quality Analyzer* AEMC Model 3945-B. Trafo ini menyuplai 2 *Sub Main Distribution Panel* (SMDP) Teknik Perencanaan Wilayah dan Kota yakni SMDP A dan SMDP B, serta mensuplai 4 *Sub Main Distribution Panel* (SMDP) Teknik Arsitektur yakni SMDP A, SMDP B, SMDP C dan SMDP D dengan rincian sebagai berikut.

2.3. Pemodelan dan Simulasi

Pemodelan dan simulasi sistem kelistrikan Gedung Teknik PWK dan Teknik Arsitektur Universitas Diponegoro ini menggunakan *software* ETAP 12.6 untuk menggambar *Single Line Diagram*. Dengan memasukkan parameter-

parameter berdasarkan data yang sudah diolah, *Single Line Diagram* akan disimulasikan untuk mengetahui besar nilai distorsi harmonisa. Kemudian, dilakukan analisa kembali mengenai hasil distorsi harmonisa setelah dilakukan redesain sistem penerangan dan sistem instalasi listrik yang data-datanya telah diolah kembali dan disimulasikan. Dalam menggunakan ETAP 12.6, ada beberapa langkah yang harus dilakukan:

1. Inialisasi Project
2. Pembuatan Single Line Diagram
3. Run Load flow
4. Run Hubung Singkat
5. Run Harmonic Analysis

2.4. Standar Harmonisa

Berdasarkan standar IEEE Std. 519-2014 tentang nilai batas maksimum distorsi harmonisa tegangan dan harmonisa arus dapat dilihat pada Tabel 2.

Tabel 2. Batas maksimum distorsi harmonisa tegangan.

Bus Voltage (V) at PCC	Individual Harmonic (%)	Total Harmonic Distortion (%)
$V \leq 1.0 \text{ kV}$	5.0	8.0
$1 \text{ kV} < V < 69 \text{ kV}$	3.0	5.0
$69 \text{ kV} < V < 161 \text{ kV}$	1.5	2.5
$161 \text{ kV} < V$	1.0	1.5

Sedangkan untuk mengetahui standar batas maksimum THDi pada *utility*, maka harus diketahui dahulu rasio hubung singkat (*short-circuit*) agar dapat menghitung batas maksimum THDi.

Tabel 3. Batas maksimum distorsi harmonisa arus.

I_{sc}/I_L	Maximum Harmonic Current Distortion in Percent of I_L					TDD
	Individual Harmonic Order (odd harmonics) ^{a,b}					
	3	11	17	23	35	
$< 20^c$	$\leq h$	$\leq h$	$\leq h$	$\leq h$	$\leq h$	
$20 < 50$	< 11	< 17	< 23	< 35	≤ 50	
$50 < 100$	4.0	2.0	1.5	0.6	0.3	5.0
$100 < 1000$	7.0	3.5	2.5	1.0	0.5	8.0
> 1000	10.0	4.5	4.0	1.5	0.7	12.0
	12.0	5.5	5.0	2.0	1.0	15.0
	15.0	7.0	6.0	2.5	1.4	20.0

3. Hasil dan Analisis

3.1. Kondisi Eksisting Sistem

3.1.1. Simulasi Aliran Daya

Sebelum melakukan tahapan studi harmonisa gedung, penulis menjalankan simulasi untuk mengetahui aliran daya. Simulasi aliran daya dilakukan untuk mengetahui nilai tegangan, daya aktif, daya reaktif, daya semu, dan faktor daya di tiap bus[6]. Permasalahan harmonisa erat kaitannya dengan aliran daya sistem karena akibat yang ditimbulkan seperti rugi-rugi yang berlebihan[7][8]. Oleh sebab itu, simulasi aliran daya eksisting penting dilakukan sebagai bahan perbandingan keberhasilan redesain sistem penerangan dan sistem instalasi listrik.

Hasil simulasi aliran daya kondisi eksisting *Single Line Diagram* untuk transformator 400 kVA dapat dilihat pada Tabel 4.

Tabel 4. Hasil simulasi aliran daya eksisting trafo 400 kVA, tegangan 20kV/0,4kV.

Bus ID	kV (%)	pF (%)	P (kW)	Q (kVAR)	S (kVA)
Bus Trafo	102.07	89.4	186	143	235
Bus SMDP A PWK	100.9	85.1	42	27	49
Bus SDP TTR1 PWK	100.9	85.6	8	6	9
Bus SDP A1 PWK	100.9	89.9	6	5	8
Bus SDP A2 PWK	100.78	85.7	13	8	15
Bus SDP A3 PWK	100.38	85.8	15	9	17
Bus SMDP B PWK	101.03	86.2	35	22	41
Bus SDP B1 PWK	101.02	86.9	12	7	14
Bus SDP R.B2 PWK	95.22	88.4	8	4	9
Bus SDP R.SB2 PWK	100.95	89.8	4	2	4
Bus Lab.Wilayah PWK	98.22	86.5	9	6	11
Bus SDP B3 PWK	100.8	86.8	9	6	11
Bus SMDP Arsi A	101.3	86.3	21	13	24
Bus SDP A1 Arsi	96.64	90.9	8	6	10
Bus SDP Lab.DG2	95.42	90.5	6	4	8
Bus SDP A2 Arsi	99.03	86.9	1	1	1
Bus SDP A3 Arsi	101.13	87.1	3	2	3
Bus SMDP Arsi B	101.68	87.4	19	16	25
Bus SDP B1 Arsi	101.68	86.8	6	5	8
Bus SDP B2 Arsi	101.64	87.8	7	6	9
Bus SDP B3 Arsi	101.63	87.5	6	5	8
Bus SMDP C Arsi	101.33	87	30	39	49
Bus SDP C1 Arsi	101.32	86	13	11	17
Bus Lab.Desain C2	101.33	87	6	5	7
Bus SDP Lab.Urban C2	101.27	86.3	10	7	12
Bus R.Komputer Arsi C	101.21	90.4	9	7	11
Bus SDP C3 Arsi	101.24	86	11	10	15
Bus SMDP D Arsi	100.86	87.4	32	24	40
Bus SDP Admin D1 Arsi	100.86	86.1	4	3	5
Bus SDP D1 Arsi	100.84	87.9	6	4	7
Bus SDP D2 Arsi D	100.85	86.3	5	4	7
Bus SDP ADM.D2 Arsi D	100.81	86	7	5	9
Bus SDP Lab.D2 Arsi	100.83	87.1	3	2	4
Bus R.D3 Arsi D	97.18	86.5	8	5	10
Bus SDP D3 Arsi D	95.02	86.4	5	3	6

3.3. Analisis

3.3.1. Harmonic Analysis Kondisi Eksisting

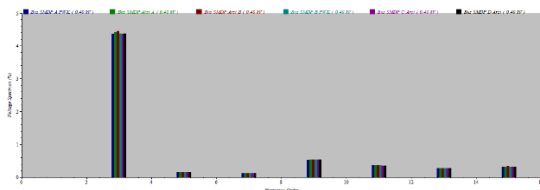
Penulis melakukan simulasi *harmonic analysis*. Simulasi ini bertujuan untuk mengetahui nilai THD tegangan maupun THD arus, dan orde harmonisa yang dominan pada sistem beserta nilai IHD nya. Hasil running harmonisa diperoleh tingkat distorsi harmonisa total tegangan kondisi eksisting sistem dengan transformator 400 kVA, dapat dilihat pada Tabel 5.

Berdasarkan Tabel 5. dapat dilihat besar nilai THD tegangan pada sistem kelistrikan transformator 400 kVA. Data tersebut menunjukkan bahwa semua bus yang ada pada sistem kelistrikan Gedung Teknik PWK dan Teknik Arsitektur Universitas Diponegoro memiliki THDv di bawah standar. Dimana batas ambang normal yang diperbolehkan sesuai dengan standar IEEE Std.519-2014 untuk sistem kelistrikan dengan level tegangan 1kV ke bawah adalah sebesar 8%. Sebagai perbandingan spektrum harmonisa pada SMDP A PWK, SMDP B PWK, SMDP A

Arsi, SMDP B Arsi, SMDP C Arsi, SMDP D Arsi dapat dilihat pada Gambar 2.

Tabel 5. Hasil simulasi harmonisa tegangan kondisi eksisting transformator 400 kVA.

Bus ID	Fund (%)	RMS (%)	THD (%)	Standar IEEE 519-2014
Bus Trafo	99.88	99.98	4.57	8
Bus SMDP A PWK	98.14	98.24	4.52	8
Bus SDP TTR1 PWK	98.13	98.23	4.52	8
Bus SDP A1 PWK	98.12	98.22	4.52	8
Bus SDP A2 PWK	97.92	98.02	4.52	8
Bus SDP A3 PWK	97.46	97.56	4.51	8
Bus SMDP B PWK	98.15	98.25	4.52	8
Bus SDP B1 PWK	98.13	98.23	4.52	8
Bus SDP R.B2 PWK	86.45	86.54	4.48	8
Bus SDP R.SB2 PWK	98.02	98.12	4.52	8
Bus Lab.Wilayah PWK	87.97	88.06	4.48	8
Bus SDP B3 PWK	97.77	97.87	4.52	8
Bus SMDP Arsi A	98.79	98.9	4.55	8
Bus SDP A1 Arsi	91.26	91.36	4.52	8
Bus SDP Lab.DG2	90.9	90.99	4.52	8
Bus SDP A2 Arsi	95.41	95.5	4.54	8
Bus SDP A3 Arsi	98.53	98.63	4.54	8
Bus SMDP Arsi B	99.22	99.33	4.55	8
Bus SDP B1 Arsi	99.22	99.32	4.55	8
Bus SDP B2 Arsi	99.15	99.25	4.55	8
Bus SDP B3 Arsi	99.14	99.24	4.55	8
Bus SMDP C Arsi	97.84	97.94	4.53	8
Bus SDP C1 Arsi	97.84	97.94	4.53	8
Bus Lab.Desain C2	97.81	97.91	4.53	8
Bus SDP Lab.Urban C2	97.74	97.84	4.53	8
Bus R.Komputer Arsi C	97.65	97.75	4.53	8
Bus SDP C3 Arsi	97.43	97.53	4.53	8
Bus SMDP D Arsi	97.9	98	4.53	8
Bus SDP Admin D1 Arsi	97.89	97.99	4.53	8
Bus SDP D1 Arsi	97.86	97.96	4.53	8
Bus SDP D2 Arsi D	97.87	97.97	4.51	8
Bus SDP ADM.D2 Arsi D	97.82	97.92	4.53	8
Bus SDP Lab.D2 Arsi	97.85	97.95	4.53	8
Bus R.D3 Arsi D	87.82	87.91	4.49	8
Bus SDP D3 Arsi D	92.1	92.19	4.51	8



Gambar 2. Spektrum harmonisa tegangan Bus SMDP A PWK, SMDP B PWK, SMDP A Arsi, SMDP B Arsi, SMDP C Arsi, SMDP D Arsi.

Pada Gambar 2. menunjukkan perbandingan data yang cukup signifikan terutama orde 3. Hasil tersebut diketahui bahwa orde dominan harmonisa tegangan pada sistem ini adalah orde 3 yang merupakan tipe harmonisa ganjil. Sedangkan jika berdasarkan polaritas, orde 3 adalah urutan nol[9].

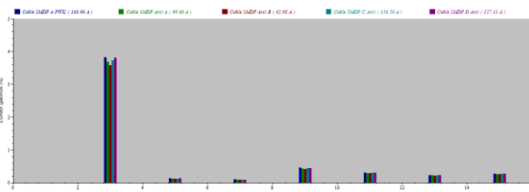
Orde-orde tersebut muncul karena sumber harmonisa tegangan terletak pada sumber yaitu transformator[10]. Berdasarkan hasil report simulasi, diperoleh nilai harmonisa dominan voltage harmonic source yaitu orde 3 sebesar 7,66%.

Selain harmonisa tegangan, nilai distorsi arus juga harus diperhatikan. Berikut Tabel 6. adalah hasil simulasi yang menerangkan data THD arus pada sistem kelistrikan transformator 400kVA.

Tabel 6. Hasil simulasi harmonisa arus kondisi eksisting transformator 400 kVA.

Bus ID	Isc (kA)	IL (A)	Isc/IL	THD (%)	Standar IEEE 519-2014
Bus Trafo	13.708	1461.3	9.38	3.9	5
Bus SMDP A PWK	5.984	335.7	17.83	3.98	5
Bus SDP TTR1 PWK	5.854	43.9	133.35	3.72	15
Bus SDP A1 PWK	5.854	80.4	72.81	3.82	12
Bus SDP A2 PWK	4.481	69.6	64.38	3.89	12
Bus SDP A3 PWK	3.571	142.3	25.09	3.98	8
Bus SMDP B PWK	5.983	300.4	19.92	4	5
Bus SDP B1 PWK	5.856	93.7	62.50	3.84	12
Bus SDP R.B2 PWK	0.249	78	3.19	4	5
Bus SDP R.SB2 PWK	4.15	33.6	123.51	3.95	15
Bus Lab.Wilayah PWK	0.249	79	3.15	3.99	5
Bus SDP B3 PWK	3.57	66.8	53.44	3.74	12
Bus SMDP Arsi A	5.799	206.4	28.10	3.78	8
Bus SDP A1 Arsi	0.408	69	5.91	3.78	5
Bus SDP Lab.DG2	0.249	65.6	3.80	3.71	5
Bus SDP A2 Arsi	3.545	21.1	168.01	3.67	15
Bus SDP A3 Arsi	0.249	52.8	4.72	3.71	5
Bus SMDP Arsi B	5.799	114.8	50.51	3.64	12
Bus SDP B1 Arsi	5.68	37.9	149.87	3.6	15
Bus SDP B2 Arsi	4.786	41.1	116.45	3.64	15
Bus SDP B3 Arsi	4.611	35.8	128.80	3.62	15
Bus SMDP C Arsi	5.14	230.2	22.33	3.9	8
Bus SDP C1 Arsi	5.102	79	64.58	3.81	12
Bus Lab.Desain C2	4.624	34.9	132.49	3.88	15
Bus SDP Lab.Urban C2	4.384	55.6	78.85	3.75	12
Bus R.Komputer Arsi C	3.817	53	72.02	3.71	12
Bus SDP C3 Arsi	3.261	70.1	46.52	3.81	8
Bus SMDP D Arsi	4.611	242.1	19.05	4.05	5
Bus SDP Admin D1 Arsi	4.534	25.4	178.50	3.82	15
Bus SDP D1 Arsi	4.178	32.9	126.99	3.8	15
Bus SDP D2 Arsi D	4.321	30.7	140.75	3.83	15
Bus SDP ADM.D2 Arsi D	3.936	41.4	95.07	3.82	12
Bus SDP Lab.D2 Arsi	3.666	17	215.65	3.78	15
Bus R.D3 Arsi D	0.246	72.6	3.39	4.05	5
Bus SDP D3 Arsi D	0.246	56.2	4.38	3.74	5

Data yang tertera pada Tabel 6. menunjukkan besar THD arus dan standar berdasarkan nilai I_{sc}/I_L . Berdasarkan data tersebut, dapat diketahui bahwa semua bus yang ada pada sistem kelistrikan Gedung Teknik PWK dan Teknik Arsitektur Universitas Diponegoro memiliki nilai THD arus di bawah standar IEEE Std. 519-2014. Kualitas arus sangat ditentukan oleh beban, dan yang menentukan pemanasan berlebih pada peralatan listrik adalah besarnya harmonisa arus[11][12]. Harmonisa arus diamati dari kabel yang berada di antara transformator dan beban. Sebagai contoh, spektrum harmonisa arus SMDP A PWK, SMDP A Arsi, SMDP B Arsi, SMDP C Arsi, SMDP D Arsi dapat diketahui melalui kabel penghantar bus tersebut, seperti pada Gambar 3.



Gambar 3. Spektrum distorsi arus kabel penghantar SMDP A PWK, SMDP A Arsi, SMDP B Arsi, SMDP C Arsi, SMDP D Arsi.

Berdasarkan Gambar 3., IHD arus yang paling tinggi pada SMDP A PWK, SMDP A Arsi, SMDP B Arsi, SMDP C Arsi, SMDP D Arsi adalah orde 3. Orde dominan yang muncul pada spektrum merupakan akibat pengaruh sumber harmonisa, yaitu *lighting* berupa lampu TL dan LED[13]. Berdasarkan data *report* simulasi, harmonisa dominan pada beban *lighting* mempunyai orde dominan di orde 3 sebesar 13,48%. Peralatan *electronic* seperti komputer yang mempunyai orde dominan di orde 11 sebesar 4,03% dan orde 13 sebesar 3.59%.

3.3.2. Harmonic Analysis Kondisi Setelah Dilakukan Redesain Sistem Kelistrikan

Tabel 7. Perbandingan THD_v sebelum dan sesudah redesain sistem kelistrikan.

Bus ID	THD Tegangan (%)		Standar
	Sebelum Redesain	Sesudah Redesain	
Bus Trafo	4.57	1.82	8
Bus SMDP A PWK	4.52	1.82	8
Bus SDP TTR1 PWK	4.52	1.82	8
Bus SDP A1 PWK	4.52	1.82	8
Bus SDP A2 PWK	4.52	1.81	8
Bus SDP A3 PWK	4.51	1.81	8
Bus SMDP B PWK	4.52	1.81	8
Bus SDP B1 PWK	4.52	1.81	8
Bus SDP R.B2 PWK	4.48	1.81	8
Bus SDP R.SB2 PWK	4.52	1.81	8
Bus Lab.Wilayah PWK	4.48	1.81	8
Bus SDP B3 PWK	4.52	1.81	8
Bus SMDP Arsi A	4.55	1.82	8
Bus SDP A1 Arsi	4.52	1.82	8
Bus SDP Lab.DG2	4.52	1.82	8
Bus SDP A2 Arsi	4.54	1.82	8
Bus SDP A3 Arsi	4.54	1.81	8
Bus SMDP Arsi B	4.55	1.82	8
Bus SDP B1 Arsi	4.55	1.82	8
Bus SDP B2 Arsi	4.55	1.82	8
Bus SDP B3 Arsi	4.55	1.82	8
Bus SMDP C Arsi	4.53	1.76	8
Bus SDP C1 Arsi	4.53	1.76	8
Bus Lab.Desain C2	4.53	1.76	8
Bus SDP Lab.Urban C2	4.53	1.76	8
Bus R.Komputer Arsi C	4.53	1.76	8
Bus SDP C3 Arsi	4.53	1.75	8
Bus SMDP D Arsi	4.53	1.77	8
Bus SDP Admin D1 Arsi	4.53	1.77	8
Bus SDP D1 Arsi	4.53	1.77	8
Bus SDP D2 Arsi D	4.51	1.77	8
Bus SDP ADM.D2 Arsi D	4.53	1.77	8
Bus SDP Lab.D2 Arsi	4.53	1.77	8
Bus R.D3 Arsi D	4.49	1.77	8
Bus SDP D3 Arsi D	4.51	1.77	8

Tabel 8. Perbandingan THD_i sebelum dan sesudah redesain sistem kelistrikan.

Bus ID	THD Arus (%)		Standar
	Sebelum Redesain	Setelah Redesain	
Bus Trafo	3.9	2.06	5
Bus SMDP A PWK	3.98	1.73	5
Bus SDP TTR1 PWK	3.72	1.73	15
Bus SDP A1 PWK	3.82	1.73	12
Bus SDP A2 PWK	3.89	1.73	12
Bus SDP A3 PWK	3.98	1.73	8
Bus SMDP B PWK	4	1.73	5
Bus SDP B1 PWK	3.84	1.73	12
Bus SDP R.B2 PWK	4	1.73	5
Bus SDP R.SB2 PWK	3.95	1.73	15
Bus Lab.Wilayah PWK	3.99	1.73	5
Bus SDP B3 PWK	3.74	1.72	12
Bus SMDP Arsi A	3.78	1.74	8
Bus SDP A1 Arsi	3.78	1.74	5
Bus SDP Lab.DG2	3.71	1.73	5
Bus SDP A2 Arsi	3.67	1.73	15
Bus SDP A3 Arsi	3.71	1.73	5
Bus SMDP Arsi B	3.64	1.73	12
Bus SDP B1 Arsi	3.6	1.73	15
Bus SDP B2 Arsi	3.64	1.73	15
Bus SDP B3 Arsi	3.62	1.7	15
Bus SMDP C Arsi	3.9	1.68	8
Bus SDP C1 Arsi	3.81	1.68	12
Bus Lab.Desain C2	3.88	1.68	15
Bus SDP Lab.Urban C2	3.75	1.68	12
Bus R.Komputer Arsi C	3.71	1.68	12
Bus SDP C3 Arsi	3.81	1.67	8
Bus SMDP D Arsi	4.05	1.69	5
Bus SDP Admin D1 Arsi	3.82	1.69	15
Bus SDP D1 Arsi	3.8	1.69	15
Bus SDP D2 Arsi D	3.83	1.69	15
Bus SDP ADM.D2 Arsi D	3.82	1.69	12
Bus SDP Lab.D2 Arsi	3.78	1.69	15
Bus R.D3 Arsi D	4.05	1.69	5
Bus SDP D3 Arsi D	3.74	1.69	5

Setelah dilakukan redesain sistem penerangan dan sistem instalasi listrik, diperoleh hasil reduksi nilai total distorsi baik tegangan maupun arus. Berikut adalah data perbandingan THDV dan THDI sebelum dan sesudah redesain.

Selain perubahan nilai total distorsi, penulis juga mengamati perubahan aliran daya. Terdapat perubahan nilai tegangan (%), arus (A), dan faktor daya (%). Nilai tegangan saat kondisi setelah dilakukan redesain sistem kelistrikan mengalami peningkatan dari kondisi eksisting. Secara keseluruhan dapat dilihat tegangan pada masing-masing bus stabil di rentang ±101% - ±103%.

Sedangkan nilai arus sebagian besar mengalami penurunan, terutama untuk bus trafo, dari eksisting sebesar 483,4 A menjadi 453 A saat kondisi setelah dilakukan redesain. Keadaan ini bersamaan dengan naiknya tegangan dan faktor daya pada bus trafo. Nilai-nilai tersebut mengindikasikan kualitas sistem yang lebih baik dari kondisi eksisting[14][15].

4. Kesimpulan

Berdasarkan simulasi analisa harmonisa tegangan dan harmonisa arus pada kondisi eksisting dan setelah dilakukan redesain dengan software ETAP 12.6 yang telah dilakukan pada Tugas Akhir ini, dapat diambil kesimpulan bahwa hasil simulasi kondisi eksisting pada Gedung Teknik PWK dan Teknik Arsitektur Universitas Diponegoro diperoleh nilai total distorsi harmonisa yang sudah memenuhi standar yang mengacu pada standar IEEE Std. 519-2014 diamati dari bus Sub Main Distribution Panel tiap gedung. Gedung Teknik PWK meliputi SMDP A PWK dan SMDP B PWK, dengan THDv keduanya adalah 4,52% dengan standar 8%. THDi masing-masing sebesar 3,98% dan 4% dengan standar 5%. Gedung Teknik Arsitektur meliputi SMDP A Arsi, SMDP B Arsi, SMDP C Arsi, dan SMDP D Arsi. THDv masing-masing sebesar 4,55%, 4,55%, 4,53%, dan 4,53% dengan standar 8%. THDi masing-masing sebesar 3,78% dengan standar 8%, 3,64% dengan standar 12%, 3,9% dengan standar 8%, dan 4,05% dengan standar 5%.

Sedangkan kondisi setelah dilakukan redesain sistem penerangan dan sistem instalasi listrik harmonisa berhasil teredam, diamati dari bus Sub Main Distribution Panel tiap gedung, Gedung Teknik PWK meliputi SMDP A PWK dan SMDP B PWK, dengan THDv bernilai sama yaitu 1,82% dengan standar 8%. Sedangkan THDi bernilai sama yaitu 1,73% dengan standar 5%. Gedung Teknik Arsitektur meliputi SMDP A Arsi, SMDP B Arsi, SMDP C Arsi, SMDP D Arsi. THDv masing-masing adalah 1,82%, 1,82%, 1,76%, 1,77% dengan standar 8%. THDi masing-masing sebesar 1,74% dengan standar 8%, 1,73% dengan standar 12%, 1,68% dengan standar 8%, dan 1,69% dengan standar 5%

Kualitas daya sistem kelistrikan Gedung Teknik PWK dan Teknik Arsitektur Universitas Diponegoro berada dalam kondisi yang baik, dari segi tegangan, arus, faktor daya, dan harmonisa. Bus trafo 400 kVA mengalami kenaikan tegangan dari 102,07% menjadi 103%, arus mengalami penurunan dari kondisi eksisting 1065,6 A menjadi 1053,6%, dan faktor daya mengalami kenaikan dari kondisi eksisting sebesar 89,4% menjadi 95,1% setelah dilakukan redesain.

- [1]. Iskandar Zulkarnain, "Analisis Pengaruh Harmonisa Terhadap Arus Netral, Rugi-Rugi dan Penurunan Kapasitas pada Transformator Distribusi," Universitas Diponegoro, 2011.
- [2]. Janny F. Abidin. "Analisis unjuk kerja harmonik di instalasi listrik industri dan upaya penanggulangannya". Jurnal Teknik Elektro, Universitas Mercu Buana, vol. 6, no. 3, , ISSN : 2086-9479, Desember 2015.
- [3]. Arrilaga, J; Watson, N.R. Power System Harmonics. 2nd edition. John Wiley & Sons Ltd. 2003.
- [4]. Ridla Setya Nur Armina, "Studi Analisis dan Perancangan Mitigasi Harmonisa Menggunakan Filter Pasif Single-Tuned sebagai Upaya Peningkatan Kualitas Sistem Kelistrikan Unit Spinning I/II di PT Sri Rejeki Isman, TBK," Universitas Diponegoro, 2019.
- [5]. IEEE Power and Energy Society. 519-2014. IEEE Recommended Practice and Requirement for Harmonic Control in Electric Power Systems. New York: 2014.
- [6]. Mahayanti. "Analisis Tingkat Efisiensi Daya Dan Biaya Penggunaan Lampu Neon Sistem Elektronik Terhadap Neon Sistem Trafo Berdasarkan Desain Eksperimen Faktorial," Universitas Sebelas Maret. Solo: 2004.
- [7]. Irnanda Priyadi, Novalio Daratha, da Reksi Agus Triwanda Putra, "Analisa Gangguan Harmonisa pada Sistem Kelistrikan Universitas Bengkulu," Universitas Bengkulu, 2019.
- [8]. Hadi Sugiarto, "Kajian Harmonisa Arus dan Tegangan Listrik di Gedung Administrasi Politeknik Negeri Pontianak," Politeknik Negeri Pontianak, 2012.
- [9]. Wasimudin Surya S., "Analisis Harmonisa Tegangan dan Arus Listrik di Gedung Direktorat TIK Universitas Pendidikan Indonesia," Universitas Pendidikan Indonesia, 2008.
- [10]. Tony Koerniawan, Aas Wasri Hasanah, "Kajian Harmonisa pada Pemakaian Tenaga Listrik Gedung STT PLN Jakarta," STT PLN Jakarta, 2019.
- [11]. Adhi Kusmantoro, Agus Nuwolo, "Identifikasi Kualitas Daya Listrik Gedung Universitas PGRI Semarang," Universitas PGRI Semarang, 2015.
- [12]. Aris Suryadi, "Studi Harmonisa Arus dan Tegangan Listrik pada Kampus Politeknik Enjinerung Indorama," 2016
- [13]. Irnanda Priyadi, "Studi Penggunaan Rangkaian Filter untuk Mengurangi Efek Harmonisa pada Lampu Hemat Energi," UNIB, 2009.
- [14]. Hanifah Nur Kumala N., Asih Setiarini, "Kajian Harmonisa Arus pada Gedung M.Nuh Lantai 3 Politeknik Negeri Madiun," Politeknik Negeri Madiun, 2016.
- [15]. Stefanus Suryo Sumarno, Ontoseno Penangsang, Ni Ketut Aryani, "Studi Analisis dan Mitigasi Harmonisa pada PT. Semen Indonesia Pabrik Aceh," Institut Teknologi Sepuluh Nopember, 2016.

Referensi