

PERANCANGAN *CONSTANT POWER LOAD* MENGUNAKAN KONTROL PI PADA DC *ELECTRONIC LOAD*

Deana Engrasia^{1*)}, Ibrahim Ahmad¹, Syalman Al-Farizi¹, Iwan Setiawan¹ dan Bambang Winardi¹

¹Program Studi Sarjana Departemen Teknik Elektro, Universitas Diponegoro

Jl. Prof. Soedharto, S.H., Kampus Undip Tembalang, Semarang, Jawa Tengah 50275, Indonesia

*E-mail: deanaengrasia@students.undip.ac.id

Abstrak

Pengujian dan pengembangan beban elektronik penting untuk memastikan performa dan keandalan sumber daya listrik DC. Penelitian ini merancang dan menganalisis sistem DC *Electronic Load* berbasis *Constant Power Load* (CPL) dengan kontrol *Proportional Integral* (PI). Sistem menggunakan topologi *synchronous buck converter* untuk mengatur daya serap, di mana kontrol PI berperan menjaga daya tetap stabil sesuai *setpoint*. Tiga jenis pengujian dilakukan, yaitu pengujian efisiensi konverter, efektivitas kontrol PI, dan performa CPL terhadap variasi tegangan *input*. Hasil menunjukkan efisiensi tertinggi 96,26% pada PWM 80% dan beban 40 Ω , menunjukkan performa optimal pada *duty cycle* tinggi. Kontrol PI terbukti efektif menjaga daya pada *setpoint* 40 W secara cepat dan stabil. Selain itu, sistem mampu mempertahankan daya tetap konstan pada variasi tegangan *input* 50 V, 55 V, dan 60 V, dengan standar deviasi daya di bawah 3%, kecuali saat *duty cycle* maksimum tercapai. Penelitian ini membuktikan bahwa sistem DC *Electronic Load* yang dirancang memiliki efisiensi tinggi, kontrol yang andal, dan kestabilan daya yang baik terhadap fluktuasi tegangan, sehingga sangat sesuai untuk menguji perangkat DC seperti catu daya atau baterai.

Kata kunci: *Constant Power Load, DC Electronic Load, Kontrol PI, Synchronous buck converter, Efisiensi, Tegangan DC.*

Abstract

The testing and development of electronic loads are essential to ensure the performance and reliability of DC power sources. This study aims to design and analyze a DC Electronic Load system based on a Constant Power Load (CPL) equipped with a Proportional-Integral (PI) control method. The system utilizes a synchronous buck converter topology to regulate power absorption, with the PI controller maintaining power stability according to the defined setpoint. Three types of tests were conducted: converter efficiency testing, PI control effectiveness testing, and CPL performance testing under varying input voltages. The results show a maximum efficiency of 96.26% achieved at 80% PWM and a 40 Ω load, indicating optimal performance at high duty cycles. The PI controller proved effective in quickly and stably maintaining power at the 40 W setpoint. Additionally, the system successfully maintained constant power under input voltage variations of 50 V, 55 V, and 60 V, with power standard deviations remaining below 3%, except under boundary conditions when the maximum duty cycle was reached. These findings demonstrate that the designed DC Electronic Load system offers high efficiency, reliable control, and stable power regulation against voltage fluctuations, making it well-suited for testing DC devices such as power supplies or batteries.

Keywords: *Constant Power Load, DC Electronic Load, PI Control, Synchronous buck converter, Efficiency, DC Voltage.*

1. Pendahuluan

Penggunaan jaringan distribusi arus searah (DC) semakin meningkat seiring kemajuan teknologi dan penerapan perangkat elektronik di sektor industri, komersial, dan rumah tangga [1]. Inovasi seperti baterai, panel surya, dan konverter DC mendorong pergeseran dari sistem arus bolak-balik (AC) ke sistem DC. Sistem DC menawarkan efisiensi lebih tinggi karena meminimalkan kerugian konversi daya, terutama saat digunakan langsung oleh

beban DC. Selain itu, sistem ini lebih sesuai untuk aplikasi modern karena mampu mengoptimalkan efisiensi, mengurangi rugi transmisi, dan lebih kompatibel dengan sumber energi terbarukan seperti matahari dan angin [2]. Seiring dengan perkembangan tersebut, kebutuhan akan metode pengujian sumber daya listrik DC juga

meningkat. Pengujian ini penting untuk menjamin performa, kestabilan, dan keandalan sistem dalam berbagai kondisi operasional [3]. Tanpa pengujian yang sistematis, sistem sumber daya berisiko mengalami gangguan yang berdampak pada efisiensi dan keselamatan pengguna. Oleh karena itu, diperlukan perangkat uji yang mampu mensimulasikan beban nyata secara presisi dan responsif [4].

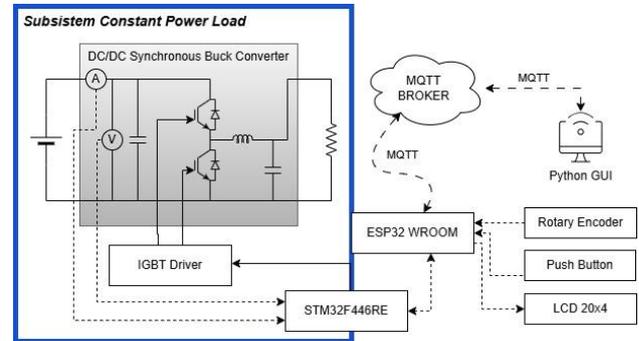
DC *Electronic Load* adalah perangkat uji yang dirancang untuk menyerap daya dari sumber seperti catu daya atau baterai, sehingga dapat mensimulasikan kondisi beban nyata dan memungkinkan pengujian performa serta keandalan sumber daya DC [5]. Salah satu mode operasinya adalah *Constant Power Load* (CPL), di mana arus disesuaikan secara otomatis agar daya tetap konstan meskipun terjadi perubahan tegangan *input*. Mode ini memiliki karakteristik impedansi negatif, yang menyebabkan arus meningkat saat tegangan menurun, dan sebaliknya. Karakteristik ini menjadikan CPL efektif untuk mensimulasikan perangkat elektronik dengan konsumsi daya tetap, seperti konverter daya atau beban digital, serta membantu menguji stabilitas, efisiensi, dan perlindungan sistem dalam kondisi variatif [6]. *Constant Power Load* (CPL) merupakan karakteristik beban penting dalam sistem distribusi daya, di mana daya tetap dipertahankan meskipun tegangan input berubah. Karena daya merupakan hasil perkalian tegangan dan arus, maka penurunan tegangan harus diimbangi dengan peningkatan arus, dan sebaliknya. Penyesuaian ini tidak bisa dilakukan oleh beban pasif biasa, sehingga dibutuhkan konverter yang dapat mengatur arus secara dinamis. Konverter buck (*step-down*) sering digunakan karena mampu menurunkan tegangan serta mengontrol arus *output* melalui pengaturan *duty cycle*. Untuk menjaga agar daya yang diserap tetap sesuai dengan *setpoint*, konverter dikendalikan oleh algoritma kontrol *Proporsional Integral* (PI) yang membandingkan daya aktual dengan referensi, lalu menyesuaikan *duty cycle* secara otomatis [7]. Berdasarkan pendekatan yang telah diuraikan, perancangan *Constant Power Load* berbasis kontrol PI pada DC *Electronic Load* diharapkan mampu menghasilkan sistem uji yang akurat, efisien, dan andal, serta relevan untuk mendukung kebutuhan pengujian distribusi daya DC dalam era transisi energi berbasis sumber terbarukan.

2. Metode

2.1. Perancangan Sistem CPL

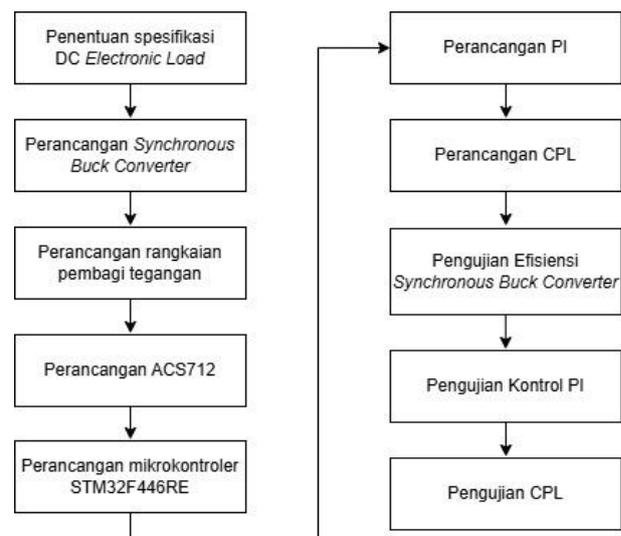
Sistem DC *Electronic Load* yang dirancang dalam Makalah ini terdiri dari tiga subsistem utama yang saling terintegrasi untuk memastikan pengujian perangkat sumber daya berjalan dengan akurat dan efisien. Subsistem pertama yaitu CCL, subsistem kedua yaitu CPL, dan subsistem ketiga yaitu akuisisi data dan telemetri. Penulis berfokus pada subsistem *Constant Power Load*. Diagram blok sistem CPL ditunjukkan pada Gambar 1. dengan memperhatikan dua aspek utama yaitu perancangan

perangkat keras dan perangkat lunak. Perancangan perangkat keras mencakup perancangan rangkaian *synchronous buck converter*, rangkaian pembagi tegangan, sensor arus, dan mikrokontroler. Perancangan perangkat lunak meliputi perancangan pengendalian PI dan CPL.



Gambar 1. Diagram Diagram blok sistem keseluruhan

Gambar 1. dengan kotak berwarna biru menunjukkan bagian kerja CPL dari diagram keseluruhan sistem DC *Electronic Load*, mencakup integrasi antara ketiga subsistem tersebut. CPL menggunakan DC/DC *synchronous buck converter* yang memiliki sensor arus dan tegangan. Pembacaan kedua sensor akan diterima oleh mikrokontroler. STM32F446RE sebagai mikrokontroler utama akan mengatur operasi sistem secara keseluruhan dengan menerima *input*, mengolah data, dan mengontrol *output*. IGBT *Driver* akan mengatur aliran arus yang berjalan di *Insulated Gate Bipolar Transistor* (IGBT) yang berfungsi sebagai sakelar elektronik untuk mengatur konversi daya DC ke DC sesuai sinyal PWM yang telah diolah mikrokontroler. Berikut merupakan diagram alir perancangan sistem CPL ditampilkan pada Gambar 2.



Gambar 2. Diagram alir proses perancangan *Constant Power Load*

Setelah seluruh sistem *Constant Power Load* selesai dirancang, dilakukan tiga tahap pengujian untuk

memastikan fungsionalitas dan performa system yang ditampilkan pada diagram alir pada Gambar 2. Pengujian pertama berfokus pada efisiensi synchronous buck converter, guna menjamin konversi daya berlangsung dengan optimal. Selanjutnya, dilakukan pengujian terhadap kontrol PI untuk menilai kemampuannya dalam menjaga kestabilan sistem selama operasi. Terakhir, dilakukan pengujian pada subsistem *Constant Power Load* (CPL) untuk memastikan bahwa beban dapat menyerap daya secara konstan sesuai nilai setpoint yang ditentukan.

2.2. Perancangan Perangkat Keras

2.2.1. Perancangan Synchronous Buck Converter

DC *Electronic Load* menggunakan *synchronous buck converter* untuk menyerap daya dari sumber daya dan memastikan kestabilan sistem selama pengujian. Perancangan ini menjelaskan bagaimana pemilihan komponen yang tepat serta skematik rangkaian *synchronous buck converter* yang digunakan. Konverter dirancang dengan tegangan *input* sebesar 60 volt dengan arus *input* maksimum sebesar 1,2 ampere dan *duty cycle* maksimum sebesar 66,67%. Spesifikasi operasional *synchronous buck converter* ditunjukkan pada Tabel 1

Tabel 1. Spesifikasi operasional *synchronous buck converter*

Parameter	Nilai
V_{in}	60 V
V_{out}	40 V
D	0,67
I_o	1,44 A
ΔV_{in}	120 mV
ΔV_{out}	160 mV
T_s	11 kHz

Synchronous buck converter membutuhkan integrasi antara komponen aktif dan pasif untuk memastikan kinerja konversi daya yang optimal. Komponen aktif utama berupa dua buah IGBT berfungsi sebagai saklar yang dioperasikan secara sinkron. IGBT dipilih karena kemampuannya menangani tegangan tinggi dan arus besar dengan efisiensi *switching* yang baik [8]. Selain itu, terdapat komponen pasif seperti induktor dan kapasitor untuk menjaga kestabilan arus dan tegangan, serta meredam fluktuasi (*ripple*) yang ditimbulkan akibat proses *switching*. Seluruh komponen ini akan dianalisis lebih lanjut melalui perhitungan yang mempertimbangkan parameter-parameter utama konverter [9].

A. Perhitungan Nilai Induktor

$$L = \frac{DT_s(V_{in} - V_{out})}{2I_o} \quad (1)$$

$$L = \frac{(0,67)(9,09 \times 10^{-5})(60 - 40)}{2(1,44)}$$

$$L = \frac{(0,67)(9,09 \times 10^{-5})(20)}{2,88}$$

$$L = 421 \times 10^{-5} H$$

$$L = 0,421 mH$$

Berdasarkan hasil perhitungan, induktor yang digunakan yaitu 0,25 mH menyesuaikan dengan komponen yang berada di pasaran.

B. Perhitungan Nilai Kapasitor

$$C_H = \frac{D(1 - D)T_s I_o}{\Delta V_{in}} \quad (2)$$

$$C_H = \frac{0,67(1 - 0,67)(9,09 \times 10^{-5})(1,44)}{0,12}$$

$$C_H \approx 242 \mu F$$

$$C_L = \frac{V_o T_s (1 - D) T_s}{8L \Delta V_o} \quad (3)$$

$$C_L = \frac{(40)(9,09 \times 10^{-5})(1 - 0,67)(9,09 \times 10^{-5})}{8(25 \times 10^{-5})(0,16)}$$

$$C_L \approx 344 \mu F$$

Berdasarkan hasil perhitungan, kapasitor yang digunakan yaitu 220 μF pada sisi *high* dan 330 μF pada sisi *low* menyesuaikan dengan komponen yang berada di pasaran.

C. Perhitungan Nilai Resistansi Beban

$$R_{out} = \frac{V_{out}^2}{P_{out}} = \frac{40^2}{57,6} = 27,78 \Omega \quad (4)$$

Berdasarkan perhitungan, nilai resistansi beban yang digunakan sebesar 20 Ω .

D. Pemilihan IGBT

Salah satu komponen penting dalam perancangan *synchronous buck converter* adalah IGBT yang digunakan. Pemilihan IGBT mempertimbangkan tiga parameter utama, yaitu frekuensi *switching*, tegangan *collector-emitter* (V_{CE}) maksimum dan arus *collector* maksimum. Sistem dirancang dengan frekuensi *switching* sebesar 11 kHz, sehingga IGBT yang digunakan harus mampu bekerja pada frekuensi tersebut [11]. Tegangan *input* maksimum dari sumber DC ditetapkan sebesar 60 V, maka tegangan V_{CE} maksimum dari IGBT yang dipilih harus di atas nilai ini untuk memberikan margin keamanan dan menghindari *breakdown*. Selain itu, karena sistem CCL dirancang untuk menarik arus maksimum sebesar 2 A, maka IGBT yang dipilih juga harus mampu menangani arus tersebut tanpa mengalami *overheating* [12]. Berdasarkan pertimbangan tersebut, digunakan IGBT tipe FGA60N65SMD yang memiliki spesifikasi tegangan V_{CE} maksimum sebesar 650 V dan arus *collector* sebesar 60 A pada suhu 25°C. Nilai $R_{CE(ON)}$ dari IGBT ini adalah sekitar 160 m Ω , dan Nilai

reverse recovery time (t_{rr}) dari IGBT ini adalah hanya sekitar 47 ns, menunjukkan bahwa perangkat ini bisa beroperasi pada frekuensi 11 kHz.[11].

2.2.2. Perancangan Rangkaian Pembagi Tegangan

Rangkaian pembagi tegangan dirancang untuk menurunkan tegangan *input* dari *synchronous buck converter* yang bernilai 60 volt menjadi tegangan yang aman untuk dibaca oleh ADC pada mikrokontroler STM32F446RE, yaitu sebesar 3,3 volt. Desain pembagi tegangan disesuaikan untuk menangani tegangan hingga 120 volt sebagai langkah proteksi terhadap kemungkinan lonjakan tegangan, sehingga tegangan *output* tetap berada di bawah batas maksimum ADC [13]. Rangkaian ini terdiri dari dua resistor, yaitu resistor variabel jenis *multiturn* dengan nilai maksimum 50 kΩ yang memungkinkan penyesuaian presisi terhadap rasio pembagi tegangan, serta resistor tetap sebesar 680 Ω.

$$\frac{V_{out}}{V_{in}} = \frac{R_2}{R_1 + R_2} \tag{5}$$

$$\frac{3,3}{120} = \frac{680}{R_1 + 680}$$

$$0,0275 = \frac{680}{R_1 + 680}$$

$$R_1 + 680 = \frac{680}{0,0275}$$

$$R_1 = 24,047 \text{ k}\Omega$$

2.2.3. Perancangan Sensor Arus ACS712 5 A

Berdasarkan spesifikasi yang telah ditentukan maka pembacaan data arus dilakukan oleh sensor arus ACS712 5A [14]. ACS712 5A ditunjukkan pada Gambar 3



Gambar 3. ACS712 5A

Spesifikasi sensor arus ACS712 5A ditunjukkan pada Tabel 2

Tabel 2. Spesifikasi sensor arus ACS712 5A

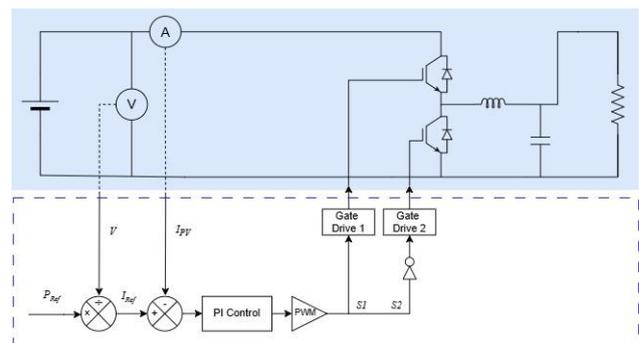
Spesifikasi	Besaran
Suplai Daya	5 V
Arus Primer	±5 A
Sensitivitas	185 mV/A
Rentang Suhu	-40°C - 80°C
Tipe output	Analog

2.2.4. Perancangan Mikrokontroler

Mikrokontroler memiliki dua tipe *channel* yaitu *regular* dan *injected* [10]. Namun, pada perancangan ini menggunakan *channel regular* karena melakukan pembacaan sinyal analog secara periodik. Potensiometer untuk mengatur *duty cycle* pada mode manual terhubung ke ADC1/0, sedangkan pembagi tegangan untuk memantau tegangan *input* terhubung ke ADC1/8. Untuk pembacaan arus, digunakan modul eksternal ADS1115 yang memiliki resolusi lebih tinggi guna meningkatkan akurasi, karena pengukuran arus sangat krusial dalam menjaga kestabilan daya pada sistem *Constant Power Load*. Hasil pembacaan ADS1115 akan dikirim ke mikrokontroler melalui komunikasi I2C. Perancangan sistem ini memanfaatkan tiga buah *timer* yang terdiri dari TIM1, TIM2, dan TIM3. *Timer* TIM1 digunakan untuk menghasilkan sinyal PWM dengan frekuensi 11 kHz atau periode sekitar 90,9 mikrodetik, yang berfungsi mengatur *duty cycle* sebagai kendali utama IGBT. *Timer* TIM2 digunakan sebagai pemacu pembacaan ADC *regular* dengan periode 10 milidetik. *Timer* ini mengatur proses konversi sinyal analog secara berkala, seperti pembacaan potensiometer dan tegangan *input*, yang tidak membutuhkan respons cepat. Sementara itu, *Timer* TIM3 memiliki periode 2 detik dan digunakan untuk menghasilkan interupsi yang memicu proses pengiriman data. Dengan demikian, mikrokontroler dapat mengirimkan data atau memperbarui status sistem setiap 2 detik tanpa mengganggu proses PWM dan pembacaan ADC yang sedang berlangsung [15].

2.3. Perancangan Perangkat Lunak

Perancangan perangkat lunak pada CPL berfokus pada perancangan sistem kontrol dan penentuan parameter PI menggunakan algoritma PSO dengan fungsi objektif ITSE. Diagram blok dari subsistem *Constant Power Load* ditunjukkan pada Gambar 4

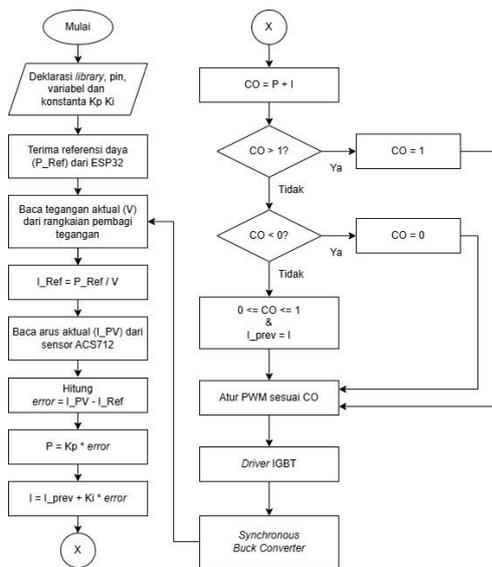


Gambar 4. Diagram blok *Constant Power Load*

2.3.1. Perancangan *Constant Power Load*

Diagram alir tersebut menggambarkan proses kerja sistem kontrol *Constant Power Load* (CPL) berbasis kontrol PI

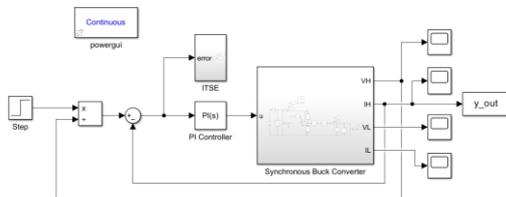
(Proportional Integral) menggunakan *synchronous buck converter*. Proses dimulai dengan deklarasi *library*, pin, variabel, serta konstanta kontrol K_p dan K_i . Selanjutnya, sistem menerima nilai referensi daya (P_{ref}) dari ESP32 dan melakukan kalkulasi untuk mendapatkan nilai arus referensi (I_{ref}). Arus aktual (I_{PV}) kemudian diukur menggunakan sensor ACS712. Perbedaan antara arus aktual dan arus referensi digunakan untuk menghitung nilai *error*, yang kemudian diproses dalam algoritma kontrol PI. Hasil penjumlahan komponen P dan I menghasilkan sinyal kontrol berupa CO. Jika $CO > 1$ maka CO diatur bernilai 1. Jika $CO < 0$, maka CO diatur bernilai 0. Bila berada di antara 0 dan 1, maka nilai tersebut digunakan sebagai referensi *duty cycle* PWM, yang kemudian digunakan untuk mengatur kerja IGBT sebagai *switching device*. IGBT akan mengendalikan *synchronous buck converter* untuk menyesuaikan arus sehingga daya keluaran tetap sesuai dengan nilai referensi. Proses ini berjalan secara berulang guna menjaga kestabilan daya yang diserap. Diagram alir *Constant Power Load* ditunjukkan pada Gambar 5



Gambar 5. Diagram alir *Constant Power Load*

2.3.2. Penentuan Parameter PI Menggunakan PSO

Penentuan parameter kontrol PI pada *Constant Power Load* menggunakan *Particle Swarm Optimization* (PSO). Diagram blok penentuan parameter PI pada Simulink ditunjukkan pada Gambar 6



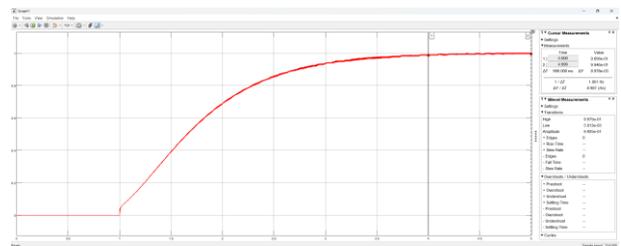
Gambar 6. Diagram blok penentuan parameter PI pada Simulink

Algoritma PSO digunakan untuk menentukan parameter PI yang menghasilkan nilai *error* terkecil. Pada simulasi nilai K_p dan K_i memiliki batas atas dan bawah. Nilai K_p dibatasi dalam rentang 0,01 hingga 0,1, sedangkan nilai K_i dibatasi dalam rentang 0,01 hingga 0,5. Variasi jumlah partikel yang digunakan dalam simulasi adalah 2, 4, 6 dan 8 partikel dengan maksimum iterasi sebesar 10 pada semua percobaan. Koefisien percepatan yang digunakan yaitu $c1 = 2,05$ dan $c2 = 2,05$. Kombinasi nilai tersebut menghasilkan nilai faktor restriksi χ yang digunakan untuk mengendalikan kecepatan konvergensi partikel dan menjaga kestabilan pencarian solusi [19]. Hasil simulasi dari masing-masing variasi jumlah partikel ditampilkan pada Tabel 3.

Tabel 3. Hasil *tuning* parameter PI menggunakan PSO

No	Jumlah Partikel	Parameter K_p	K_i	ITSE	Final Value
1	2	0,1	0,5	0,64869	0,9946
2	4	0,095941	0,5	0,6454	0,9946
3	6	0,099061	0,5	0,64244	0,9946
4	8	0,098961	0,5	0,64375	0,9946

Terdapat empat variasi nilai K_p dan K_i yang didapatkan dari hasil *tuning* kontrol PI menggunakan PSO dan fungsi objektif ITSE. Parameter K_p dan K_i dengan nilai ITSE terkecil dipilih sebagai parameter kontrol PI pada sistem *Constant Power Load*. Hasil optimasi menunjukkan bahwa parameter terbaik yaitu pada jumlah partikel 6 dengan K_p bernilai 0,099061 dan K_i bernilai 0,5. Respon sistem parameter PI dengan jumlah partikel 6 ditunjukkan pada Gambar 7



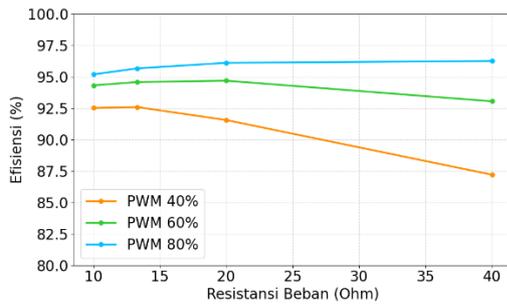
Gambar 7. Respon sistem parameter PI dengan jumlah partikel 6

3. Hasil dan Pembahasan

3.1. Pengujian Efisiensi *Synchronous Buck Converter*

Pengujian ini dilakukan untuk mengetahui kinerja *synchronous buck converter* dalam mengubah tegangan *input* menjadi tegangan *output* yang lebih rendah secara efisien. Tegangan *input* yang digunakan sebesar 60 V dengan tiga variasi PWM yaitu 40%, 60%, dan 80%. Variasi beban resistif yang digunakan sebesar 10 Ω , 13,33 Ω , 20 Ω , dan 40 Ω diberikan pada sisi keluaran guna mengamati pengaruhnya terhadap efisiensi konversi daya. Efisiensi *synchronous buck converter* dipengaruhi oleh kombinasi nilai resistansi beban dan *duty cycle* PWM

ditunjukkan pada Gambar 8. Pada PWM 40%, efisiensi menurun seiring meningkatnya resistansi beban akibat arus keluaran yang rendah, sehingga rugi daya menjadi lebih dominan. Sementara itu, pada PWM 60%, efisiensi lebih stabil dan menunjukkan kinerja optimal pada beban sekitar 20 Ω. Hal ini mencerminkan tercapainya keseimbangan antara rugi *switching* dan rugi konduksi pada *duty cycle* menengah.

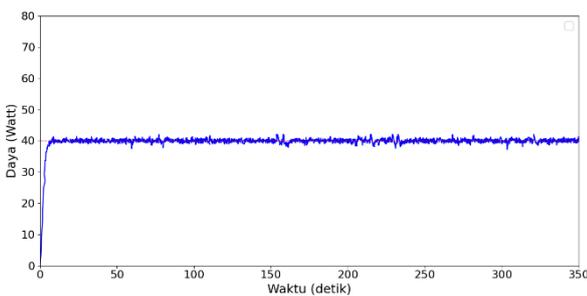


Gambar 8. Grafik Pengujian Efisiensi *Synchronous buck converter*

Pada PWM 80%, efisiensi tercatat paling tinggi dan stabil di seluruh variasi resistansi beban. *Duty cycle* yang lebih tinggi memungkinkan konverter bekerja lebih efisien dengan rugi daya minimal dan toleransi yang baik terhadap variasi beban. Secara keseluruhan, hasil pengujian menunjukkan bahwa desain *synchronous buck converter* yang dirancang mampu menjaga efisiensi tinggi dalam berbagai kondisi beban, menjadikannya sesuai untuk aplikasi *DC Electronic Load* yang menuntut respons cepat dan stabil dalam pengujian sumber daya listrik DC.

3.2. Pengujian Kontrol PI

Pengujian ini digunakan untuk mengetahui efektivitas kontrol PI dalam menjaga kestabilan dan akurasi daya keluaran pada sistem *Constant Power Load*. Pengujian dilakukan pada *setpoint* daya 40 W dan tegangan masukan konstan 60 V. Pengujian dilakukan selama 350 detik dengan asumsi sistem sudah mampu mencapai dan stabil pada nilai *setpoint* yang diatur. Pengujian ini digunakan untuk menilai akurasi sistem terhadap *setpoint* daya, kemampuan sistem mencapai *setpoint* secara cepat, serta tingkat kestabilan respons terhadap perubahan waktu. Respons sistem CPL menggunakan kontrol PIDitunjukkan pada Gambar 9

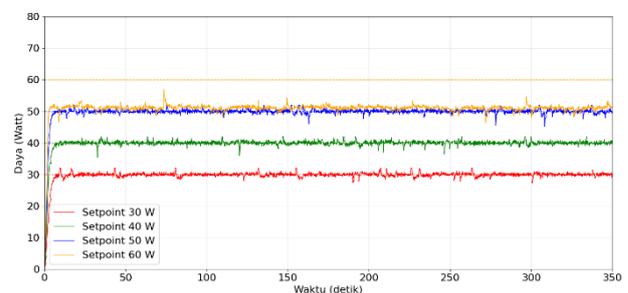


Gambar 9. Respons sistem CPL menggunakan kontrol PI

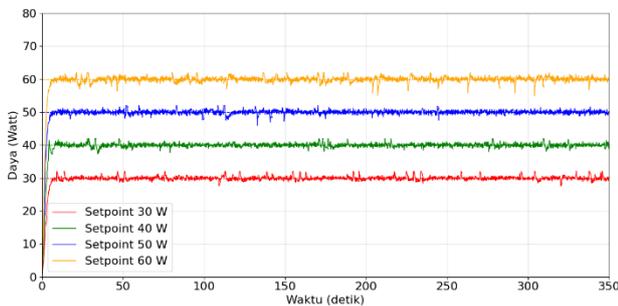
Hasil pengujian yang ditampilkan pada Gambar 9. memperlihatkan respons sistem menggunakan kontrol PI. Sistem menggunakan kontrol PI mampu mencapai nilai *setpoint* 40 W dengan cepat dan mempertahankannya secara stabil sepanjang pengujian. Pengujian ini membuktikan bahwa penerapan kontrol PI meningkatkan efektivitas sistem *Constant Power Load* secara signifikan khususnya dalam menjaga akurasi dan kestabilan daya serap.

3.3. Pengujian *Constant Power Load*

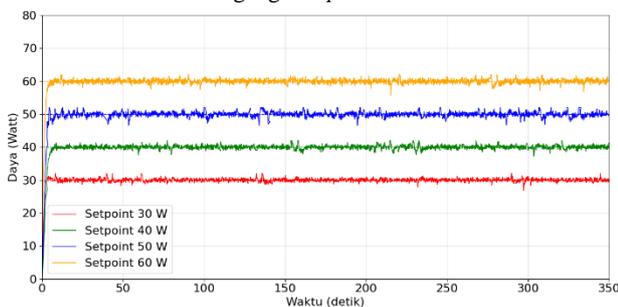
Pengujian ini digunakan untuk mengamati kemampuan sistem dalam mempertahankan daya *input* yang konstan. *Constant Power Load* berperan sebagai beban daya konstan dari sumber daya DC yang diuji pada sisi *high voltage*. Variasi pengujian yang dilakukan yaitu pada *setpoint* 30 W, 40 W, 50 W, dan 60 W, sedangkan tegangan *input* divariasikan sebesar 50 V, 55 V dan 60 V. Setiap pengambilan data dilakukan selama 350 detik, durasi yang dianggap cukup untuk mencapai kondisi stabil. Tujuan dari pengujian ini adalah untuk memastikan bahwa sistem dapat menarik daya secara stabil mendekati nilai *setpoint*, meskipun terjadi pada beberapa variasi tegangan *input* serta mendapatkan nilai *error* antara daya aktual dan daya terbaca. Daya aktual diperoleh dari tampilan pada sumber daya DC, yaitu *power supply* dan daya terbaca diperoleh dari *display* pada *DC Electronic Load*. Grafik respons sistem ditampilkan pada Gambar 10., Gambar 11., dan Gambar 12. Berdasarkan grafik respons tersebut, sistem mampu mencapai dan mempertahankan daya terbaca sesuai nilai *setpoint* daya yang bervariasi, bahkan dengan adanya variasi tegangan masukan, kecuali pada *setpoint* 60 W dengan tegangan *input* 50 V yang ditampilkan pada Gambar 10. Pada variasi tersebut sistem tidak mampu mencapai *setpoint* yang ditentukan karena PWM sudah mencapai nilai maksimum yaitu 66,67%.



Gambar 10. Respons sistem dengan variasi *setpoint* pada tegangan *input* 50 V



Gambar 11. Respons sistem dengan variasi *setpoint* pada tegangan input 55 V



Gambar 12. Respons sistem dengan variasi *setpoint* pada tegangan input 55 V

Pada awal pengujian, daya terbaca mendekati nol dan kemudian meningkat drastis menunjukkan respons transien awal sistem untuk mencapai *setpoint*. Setelah itu, sistem mampu mempertahankan daya terbaca dalam kondisi stabil di sekitar nilai *setpoint* dengan fluktuasi yang relatif kecil. Tiap grafik pengujian menampilkan nilai σ (standar deviasi) dan *persentase error* relatif pada detik ke-10 hingga ke-350. Seluruh hasil pengujian menghasilkan nilai standar deviasi dibawah 3% untuk tiap pengujian *setpoint* dan tegangan masukan. Hal ini mengindikasikan bahwa data daya terbaca terdistribusi sangat dekat dengan nilai rata-ratanya, menunjukkan konsistensi dan keandalan sistem dalam menjaga daya pada level yang diinginkan. Secara keseluruhan, hasil pengujian membuktikan bahwa DC *Electronic Load* yang dirancang mampu berfungsi secara baik sebagai beban daya konstan dalam pengujian sumber daya listrik DC.

4. Kesimpulan

Hasil pengujian menunjukkan bahwa sistem *synchronous buck converter* yang dirancang memiliki efisiensi tinggi, terutama pada konfigurasi PWM 80% dan resistansi beban 40 Ω , dengan efisiensi maksimum mencapai 96,26%. Pada PWM tinggi terjadi peningkatan tegangan dan arus *output* yang memperbesar daya keluaran dan memperkecil proporsi rugi-rugi internal. Efisiensi terbukti sangat dipengaruhi oleh kombinasi *duty cycle* dan resistansi beban. Selain itu, penerapan kontrol *Proporsional Integral* (PI) terbukti efektif dalam meningkatkan performa sistem *Constant Power Load*, baik dari segi akurasi pencapaian *setpoint* maupun kestabilan daya keluaran. Sistem mampu menjaga daya serapan tetap konstan terhadap variasi

setpoint daya dan tegangan masukan, dengan standar deviasi daya berada di bawah 3%. Meskipun terdapat batasan pada kondisi tertentu, secara keseluruhan sistem menunjukkan respons yang cepat dan stabil untuk mendukung pengujian sumber daya listrik DC dalam berbagai skenario beban dinamis.

Referensi

- [1]. H. Wan and J. Zhang, "Navigating the use of direct current in residential settings: Merits and obstacles," *J. Build. Eng.*, vol. 97, no. September, p. 110828, 2024, doi: 10.1016/j.jobte.2024.110828.
- [2]. I. Rai, R. Anand, A. Lashab, and J. M. Guerrero, "Hardy space nonlinear controller design for DC microgrid with *Constant Power Loads*," *Int. J. Electr. Power Energy Syst.*, vol. 133, no. February, p. 107300, 2021, doi: 10.1016/j.ijepes.2021.107300.
- [3]. S. Gokul Krishnan and C. Konstantinou, "Design and Evaluation of a DC Microgrid Testbed for DER Integration and Power Management," 2024 12th Work. Model. Simul. Cyber-Physical Energy Syst. MSCPES 2024, 2024, doi: 10.1109/MSCPES62135.2024.10542752.
- [4]. Y. He, H. Zhang, P. Wang, Y. Huang, Z. Chen, and Y. Zhang, "Engineering application research on reliability prediction of the combined DC-DC power supply," *Microelectron. Reliab.*, vol. 118, p. 114059, 2021, doi: 10.1016/j.microrel.2021.114059.
- [5]. K. Technologies, "*Electronic Load Fundamentals* | Keysight".
- [6]. A. Emadi and M. Ehsani, "Dynamics and control of multi-converter DC power electronic systems," *PESC Rec. - IEEE Annu. Power Electron. Spec. Conf.*, vol. 1, pp. 248–253, 2001, doi: 10.1109/PESC.2001.954028.
- [7]. C. Rivetta, "Large-Signal Analysis of a DC-DC Buck Power".
- [8]. S. Uumbu et al., "Desain *Synchronous buck converter* dengan Metode Kontrol PID Menggunakan Matlab," vol. 10, no. 01, pp. 21–29, 2025.
- [9]. J. Sreedhar and B. Basavaraju, "Design and analysis of *synchronous buck converter* for UPS application," *Proceeding IEEE - 2nd Int. Conf. Adv. Electr. Electron. Information, Commun. Bio-Informatics, IEEE - AEEICB 2016*, pp. 573–579, 2016, doi: 10.1109/AEEICB.2016.7538356.
- [10]. STMicroelectronics, "Datasheet: Arm® Cortex®-M4 32-bit MCU+FPU STM32F446xC/E," no. January, 2021.
- [11]. Hasbyalohu, "MAKALAH TRANSISTOR MOSFET DAN IGBT," 2023.
- [12]. R. Mendes, J. Kennedy, and J. Neves, "The fully informed particle swarm: Simpler, maybe better," *IEEE Transactions on Evolutionary Computation*, vol. 8, no. 3, pp. 204–210, Jun. 2004, doi: 10.1109/TEVC.2004.826074.
- [13]. E. H. Sitompul, S. Handoko, and Karnoto, "PERANCANGAN KONVERTER ARUS SEARAH TIPE BUCK CONVERTER DENGAN PENSTABIL TEGANGAN MENGGUNAKAN ARDUINO NANO (ATMEGA328) UNTUK PENGISIAN BATERAI," no. Atmega 328, pp. 90–97.
- [14]. M. Yuhendri, "Kendali Tegangan Konverter Boost Berbasis Proporsional Integral (PI)," *R2J*, vol. 5, no. 1, 2022, doi: 10.38035/rj.v5i1.
- [15]. M. H. . Rashid, *Power electronics : devices, circuits, and applications*. Pearson, 2014.